

MAR 21 2001

U.S. PATENT & TRADEMARK OFFICE
PTO-904
5C152

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

04CO

2-9-01

Applicant:

Masashi Norgawa

Docket No.: TIJ-28802

Serial No.:

09/689,104

Examiner: Not Assigned

Filed:

10/12/2000

Art Unit: TBD

For:

DOT MATRIX DISPLAY DEVICE

TRANSMITTAL LETTER ACCOMPANYING CERTIFIED COPY OF
PRIORITY APPLICATION UNDER 35 U.S.C § 119

Assistant Commissioner for Patents
Washington, D. C. 20231

MAILING CERTIFICATE UNDER 37 C.F.R. §1.8(A)
I hereby certify that this correspondence is being deposited with
the United States Postal Service as first class mail in an envelope
addressed to: Assistant Commissioner for Patents, Washington,
D.C. 20231.

William B. Kempler

Date

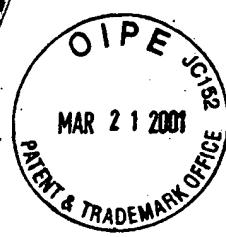
Sir:

Submitted herewith is a certified copy of Japanese Patent Application No. 11(1999)-289207, filed on 10/12/1999, in the Japanese Patent Office and from which priority under 35 U.S.C § 119 is claimed for the above-identified application.

Respectfully submitted,

William B. Kempler
Senior Corporate Patent Counsel
Reg. No. 28,228

Texas Instruments Incorporated
PO BOX 655474, M/S 3999
Dallas, TX 75251
(972)917-5452
(972)917-4407



TIJ-28802

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月12日

出願番号
Application Number:

平成11年特許願第289207号

出願人
Applicant(s):

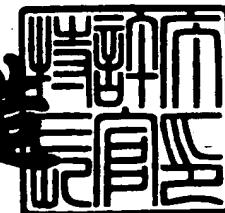
日本テキサス・インスツルメンツ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 1月19日

特許庁長官
Commissioner,
Patent Office

及川耕三



【書類名】 特許願
【整理番号】 PNX11003
【あて先】 特許庁長官 近藤 隆彦 殿
【国際特許分類】 H03M 1/14
【発明者】
【住所又は居所】 大阪市北区天満橋1丁目8番30号 OAPオフィスタ
ワー26階 日本テキサス・インスツルメンツ株式会社
内
【氏名】 野川 正司
【特許出願人】
【識別番号】 390020248
【住所又は居所】 東京都新宿区西新宿六丁目24番1号
【氏名又は名称】 日本テキサス・インスツルメンツ株式会社
【代表者】 生駒 俊明
【代理人】
【識別番号】 100086564
【弁理士】
【氏名又は名称】 佐々木 聖孝
【手数料の表示】
【予納台帳番号】 034290
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9206516
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 ドットマトリクス表示装置

【特許請求の範囲】

【請求項 1】 複数本の走査電極と複数本の信号電極とをマトリクス状に交差配置し、マトリクスの各交差点で表示素子を前記走査電極と前記信号電極との間の電圧によって駆動するドットマトリクス表示装置であって、

前記走査電極と所定の基準電位を与える基準電圧端子との間に整流素子を所定の極性の向きで電気的に接続し、前記走査電極上の電荷を前記整流素子を介して前記基準電圧端子側に放電するドットマトリクス表示装置。

【請求項 2】 前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続されたスイッチと、

前記走査電極に駆動電圧が供給されている期間中の所定時間だけ前記スイッチをオン状態にするスイッチ制御手段と

を有する請求項 1 に記載のドットマトリクス表示装置。

【請求項 3】 一定の水平走査周期で前記複数本の走査電極を所定の駆動用基準電圧で順次駆動する走査電極駆動手段と、

前記水平走査の各サイクルにおいて前記複数本の信号電極をそれぞれ対応する信号に応じて駆動する信号電極駆動手段と、

前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続されたスイッチと、

各水平走査期間の走査駆動期間中の所定時間だけ前記スイッチをオン状態にするスイッチ制御手段と

を有する請求項 1 に記載のドットマトリクス表示装置。

【請求項 4】 前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続された定電流源回路を有する請求項 1 ~ 3 のいずれかに記載のドットマトリクス表示装置。

【請求項 5】 前記表示素子は発光ダイオードからなり、一部の前記表示素子が前記整流素子として機能する請求項 1 ~ 4 のいずれかに記載のドットマトリクス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、1ドット分の表示素子をマトリクス状に配列してなるドットマトリクス表示装置に係り、特に1フレームの期間内に所定の走査方式で1行ずつ表示素子を選択的にアクティブ状態に駆動して画像の表示を行うダイナミック駆動方式のドットマトリクス表示装置に関する。

【0002】

【従来の技術】

図7に、ダイナミック駆動型ドットマトリクス表示装置の基本構成を示す。このディスプレイでは、走査電極として横方向に延びるコモンラインCL0, CL1, CL2, ……が縦方向に一定のピッチで配置されるとともに、信号電極として縦方向に延びる信号ラインRL0, RL1, RL2, ……が横方向に一定のピッチで配置され、マトリクスの各交差点に表示素子としてLED（発光ダイオード）がアノードをコモンラインCLにカソードを信号ラインSLにそれぞれ接続して配置されている。

【0003】

コモンラインCL0, CL1, CL2, ……は、それぞれスイッチK0, K1, K2, ……を介して正極性の電源電圧V_{BB}の端子に電気的に接続されている。一方、信号ラインRL0, RL1, RL2, ……は、それぞれスイッチK0, K1, K2, ……および定電流源回路（能動負荷）J0, J1, J2, ……を介してグランド端子に電気的に接続されている。

【0004】

1フレームの期間内に、コモンラインCL0, CL1, CL2, ……は、スイッチK0, K1, K2, ……の選択制御により時分割的に電源電圧V_{BB}で駆動（給電）される。通常は線順次走査により上から下に順次逐一的に、コモンラインCL0, CL1, CL2, ……が一定期間（水平走査期間）ずつ電源電圧V_{BB}で駆動（給電）される。そして、各水平走査期間においては、スイッチF0, F1, F2, ……がそれぞれ対応する信号（たとえば画素の階調を指示する階調信号）に応じ

た時間だけオンすることにより、選択されているコモンラインCLiに接続されている1行分のLEDi0, LEDi1, LEDi2, ……が各対応するスイッチF0, F1, F2, ……のオン時間だけ定電流で導通して発光する。走査速度を速くすることで、人間の視覚に対しては残像現象により1フレーム分の走査画像を1コマの画像として表示することができる。

【0005】

【発明が解決しようとする課題】

上記のように、原理的には、一時に選択されている1本のコモンラインCLi上のLEDi0, LEDi1, LEDi2, ……だけが発光する仕組みになっている。しかるに、従来のこの種のディスプレイにおいては、選択されていない他のコモンラインCLj上のLEDj0, LEDj1, LEDj2, ……が不所望な誤点灯を起こしてしまうことがあった。

【0006】

図8の簡略化したモデルについて上記誤点灯現象の原因を説明する。このモデルは 2×2 の最小マトリクスで、対角線上にLED00およびLED11だけを繰り返し点灯させ、他のLED01およびLED10を消灯状態に維持する表示パターンを想定している。この場合、非表示のLED01, LED10は等価的にコンデンサCap01, Cap10として機能することになる。

【0007】

第1水平走査期間では、K0=オン、K1=オフ、F0=オン、F1=オフであるから、LED00が点灯し、LED01(Cap01)が充電される。ここで、LED01(Cap01)にあっては、アノード側のコモンラインCL0が電源電圧VBBで給電され、カソード側の信号ラインSL1がフローティング状態に置かれる。このため、信号ラインRL1上に存在する全ての負電荷がLED01(Cap01)のカソード電極に集められ、その集められた電荷量の分だけLED01(Cap01)が充電される。この時のLED01(Cap01)のアノード・カソード間電圧つまり充電電圧(Vcap)はこの充電電荷量によって決まる。LED01(Cap01)のアノード電極は電源電圧VBBの電位になっているので、LED01(Cap01)のカソード電極の電位つまり信号ラインRL1の電位VRL1は、 $V_{RL1} = V_{BB} - V_c$

apである。

【0008】

次に、第2水平走査期間では、K0=オフ、K1=オン、F0=オフ、F1=オンであるから、LED11が点灯し、LED10(Cap10)が充電される。LED00は消灯し、一時的に（消灯中は）コンデンサとみなすことができる。この時に問題となるのは、LED01(Cap01)である。スイッチF1が閉じることによって、LED01(Cap01)のカソード電極に蓄積されていた負電荷が信号ラインSL1を通じてグランド側に移動する。一方、スイッチK0が開いているため、LED01(Cap01)のアノード電極に蓄積されていた正電荷は、直流通路を絶たれている。このため、LED01(Cap01)の両電極間の電位差(Vcap)が急激に増大し、それまで等価的にはコンデンサであったLED01が導通して点灯してしまう。もっとも、VcapがLED01のしきい値より下がると、導通（点灯）は止まる。いずれにせよ、第2水平走査期間では本来点灯すべきでないLED01が信号とは関係なく容量性のノイズが原因で誤点灯してしまう。

【0009】

第1水平走査期間では、本来点灯すべきでないLED10が上記と同様の誤点灯を起こしてしまう。この種の誤点灯は、正規の点灯状態に比して弱いものの、人間の目には認識可能であり、ディスプレイの品質に係わる問題である。

【0010】

本発明は、上記の問題点に鑑みてなされたもので、ダイナミック駆動方式の走査において非選択中の走査電極に接続されている表示素子の誤表示を効果的に防止して表示品質を向上させるドットマトリクス表示装置を提供することを目的とする。

【0011】

【発明が解決しようとする課題】

上記の目的を達成するために、本発明のドットマトリクス表示装置は、複数本の走査電極と複数本の信号電極とをマトリクス状に交差配置し、マトリクスの各交差点で表示素子を前記走査電極と前記信号電極との間の電圧によって駆動するドットマトリクス表示装置であって、前記走査電極と所定の基準電位を与える基

準電圧端子との間に非表示用の整流素子を所定の極性で電気的に接続し、前記走査電極に駆動電圧が供給されていない期間中に前記走査電極上の電荷を前記整流素子を介して前記基準電圧端子側に放電する構成とした。

【0012】

本発明のドットマトリクス表示装置においては、好ましくは、上記の基本構成に加えて、前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続されたスイッチと、前記走査電極に駆動電圧が供給されている期間中の所定時間だけ前記スイッチをオン状態にするスイッチ制御手段とをさらに備えてよい。

【0013】

あるいは、上記の基本構成に加えて、一定の水平走査周期で前記複数本の走査電極を所定の駆動用基準電圧で順次駆動する走査電極駆動手段と、前記水平走査の各サイクルにおいて前記複数本の信号電極をそれぞれ対応する信号に応じて駆動する信号電極駆動手段と、前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続されたスイッチと、各水平走査期間の走査駆動期間中の所定時間だけ前記スイッチをオン状態にするスイッチ制御手段とをさらに備えてよい。

【0014】

また、前記走査電極と前記基準電圧端子との間で前記整流素子と直列に接続された定電流源回路をさらに有する構成としてもよい。また、前記表示素子に発光ダイオードを用いた場合は、一部の前記表示素子が前記整流素子として機能する構成とすることもできる。

【0015】

【発明の実施の形態】

以下、図1～図6につき本発明の実施例を説明する。

【0016】

図1および図2に、本発明の一実施例によるダイナミック駆動方式のドットマトリクスディスプレイの構成を示す。図3に、このディスプレイにおける主要な信号のタイミングを示す。

【0017】

図2において、ドットマトリクス表示パネル10は、従来と同じものを使用す

ることができる。すなわち、この表示パネル10では、走査電極として横方向に延びるコモンラインCL0, CL1, CL2, CL3が縦方向に一定のピッチで配置されるとともに、信号電極として縦方向に延びる信号ラインRL0, RL1, RL2, RL3が横方向に一定のピッチで配置され、マトリクスの各交差点に表示素子としてLED（発光ダイオード）がアノードをコモンラインCLにカソードを信号ラインRLにそれぞれ接続して配置されている。コモンラインCL0, CL1, CL2, CL3は、それぞれスイッチK0, K1, K2, K3を介して正極性の電源電圧VBBの端子に電気的に接続されている。一方、信号ラインRL0, RL1, RL2, RL3は、それぞれスイッチF0, F1, F2, F3および定電流源回路（能動負荷）J0, J1, J2, J3を介してグランド端子に電気的に接続されている。

【0018】

なお、表示パネル10の画素数は本発明の要旨に関係するものではなく、図2では図解の便宜上 4×4 マトリクスの例を示している。実際には、一定サイズ（たとえば 16×16 ）のパネルモジュールを一次元方向または二次元方向に多数配列して1つの画面を構成するアプリケーションもある。

【0019】

走査駆動用のスイッチK0, K1, K2, K3は、走査電極ドライバ14からの対応する駆動信号SK0, SK1, SK2, SK3がアクティブ状態（Hレベル）の時にそれぞれオン状態となるように構成されている。信号駆動用のスイッチF0, F1, F2, F3は、信号電極ドライバ16からの対応する駆動信号SF0, SF1, SF2, SF3がアクティブ状態（Hレベル）の時にそれぞれオン状態となるように構成されている。

【0020】

1フレームの期間内に、コントローラ12の制御の下で走査電極ドライバ14は、時分割方式たとえば線順次走査方式で駆動信号SK0, SK1, SK2, SK3を順次逐一的に一定の水平走査期間THだけアクティブ状態（Hレベル）とする（図3）。これにより、水平走査期間TH毎に、スイッチK0, K1, K2, K3が順次逐一的にオン状態となり、オン状態のスイッチKiを介して電源電圧VBBが該当のコモンラインCLiに供給される。

【0021】

各水平走査期間TH中、信号電極ドライバ16は、画像信号処理回路18から1水平ライン分の画像信号たとえば階調信号に応じて、たとえばパルス幅制御方式により駆動信号SF0, SF1, SF2, SF3をそれぞれ対応する信号の階調値に応じた時間またはパルス幅T0(i), T1(i), T2(i), T3(i)だけアクティブ状態(Hレベル)とする(図3)。

【0022】

これにより、各水平走査期間TH中に、選択されているコモンラインCLiに接続されている1行分の各LEDi0, LEDi1, LEDi2, LEDi3が各対応するスイッチF0, F1, F2, F3のオン時間T0(i), T1(i), T2(i), T3(i)だけ一定電流で導通して発光(点灯)するようになっている。

【0023】

本実施例で特徴的な部分は、表示パネル10に隣接して設けられた誤点灯キャンセル回路20である。図2に示すように、この誤点灯キャンセル回路20は、コモンラインCLの本数に等しい個数(または組)の誤点灯防止用のダミーダイオードMDを有し、適当な配線により各ダミーダイオードMD0, MD1, MD2, MD3のアノードを各対応するコモンラインCL0, CL1, CL2, CL3に電気的に接続するとともに、各ダミーダイオードMD0, MD1, MD2, MD3のカソードを共通のスイッチ22および定電流源回路(能動負荷)24を介して基準電位たとえばグランド電位の端子に電気的に接続している。スイッチ22および定電流源回路24は、たとえば1個のバイポーラトランジスタと1個の負荷抵抗とで構成することができる。

【0024】

誤点灯キャンセル回路20において、スイッチ22にはコントローラ12より制御信号SGが与えられる。この制御信号SGは、各水平走査期間THの開始時刻taと各駆動信号の立ち上がり時刻tbとの間に設定された所定時間TGだけアクティブ状態(Hレベル)となって(図3)、スイッチ22をオン状態にする。この所定時間TG中に、各コモンラインCL0, CL1, CL2, CL3上に存在している正電荷が各ダミーダイオードMD0, MD1, MD2, MD3、オン状態のス

イッチ22および定電流源回路24を介してグランド側に定電流で放電される。

【0025】

この時、表示パネル10内の各LEDにおいては、カソード側の信号ラインRLがフローティング状態に置かれているため、カソード電極に蓄積されている負電荷の直流的な逃げ道はなく、このため負電荷とほぼ等しい量の正電荷がアノード電極に残る。もっとも、このようにしてLEDに保持される蓄積電荷はLEDの点灯に要する電荷に比して割合的には少なく、各コモンラインCL上の大部分の正電荷が誤点灯キャンセル回路20によって放電される。

【0026】

また、各LEDの蓄積電荷とは別に各コモンラインCLにはライン自体の配線容量や寄生容量に基づく電荷も蓄積される。このライン容量分の蓄積電荷も誤点灯キャンセル回路20により一定周期で放電される。

【0027】

各コモンラインCLに対する誤点灯キャンセル回路20の電荷の引き込み特性(放電特性)は、ダミーダイオードMDのしきい値VF、放電時間TGや定電流源回路24の定電流値等によって調節できる。あるいは、ダミーダイオードMDを多段に接続したり、抵抗を直列接続することも可能である。

【0028】

このように、正規のLED表示駆動に関係なく各コモンラインCL0, CL1, CL2, CL3上に存在している余分な正電荷が、誤点灯キャンセル回路20によって定期的(水平走査の合間)に放電される。このため、各水平走査期間TH中に、選択されていない各行の各LEDにおいては、各対応する信号駆動用のスイッチFが閉じて、そのカソード電極に蓄積されていた負電荷が各信号ラインRLを通じてグランド側に移動した時に、アノード電極に蓄積されていた正電荷は直流的な逃げ道を絶たれるが、この正電荷の量は上記放電(キャンセル)動作によって減少しているため、各LEDを導通(誤点灯)させることはない。

【0029】

一方、各水平走査期間TH中に、選択されている行の各LEDにおいては、アノード側の各対応するコモンラインCLが電源電圧VBBで給電されるため、カソ

ード側の各対応する信号駆動用のスイッチFが各信号に応じた時間またはパルス幅だけオン状態になると、そのオン時間だけ一定電流で導通して点灯することにより、所望の階調表示を行うことになる。

【0030】

この実施例の誤点灯キャンセル回路20では、各ダミーダイオードMD0, MD1, MD2, MD3と直列にスイッチ22を設け、水平走査の合間にスイッチ22をオンにすることで、各コモンラインCL0, CL1, CL2, CL3上の余分な正電荷を定期的にグランド側に放電するようにしている。

【0031】

しかし、一変形例として、スイッチ22を省いて、各コモンラインCL0, CL1, CL2, CL3上の余分な正電荷を定常的にグランド側に放電することも可能である。ただし、その場合は、各コモンラインCL0, CL1, CL2, CL3が選択（駆動）されている時でも誤点灯キャンセル回路20によって正電荷が放電されるため、その限りで電力が無駄に消費される。

【0032】

また、上記した実施例では、誤点灯キャンセル回路20に定電流源回路24を設けて、スイッチ24をオンにした直後の放電電流を安定化させており、これによって各コモンラインCL上の急激な電位降下ひいては各LEDに対する過大な逆電圧を効果的に防止するようにしている。しかし、必要に応じて、定電流源回路24を省くことも可能である。

【0033】

あるいは、部品数が多くなってしまうが、各ダミーダイオードMD0, MD1, MD2, MD3毎にスイッチ22および／または定電流源回路24を設ける構成也可能である。その場合は、各コモンラインCL0, CL1, CL2, CL3に対する放電動作を各自別個のタイミングで行うことが可能であり、たとえば水平走査期間TH中でも非選択のコモンラインに対して任意の時間をかけて放電動作を行うこともできる。

【0034】

また、上記した実施例では、表示パネル10の外に誤点灯キャンセル用のダミ

ーダイオードMD0, MD1, MD2, MD3を設けており、これによって表示パネル10内の全てのLEDを表示素子として機能させることができる。

【0035】

しかし、表示パネル10内的一部、たとえば図4に示すように端の一列分のLED0(m-1)、LED1(m-1)、LED2(m-1)、……を誤点灯キャンセル用のダミーダイオードMD0, MD1, MD2, MD3に充てることも可能である。この場合、信号駆動用のスイッチFm-1を上記放電動作制御用のスイッチ22として利用し、信号駆動用の定電流源回路Jm-1を上記放電電流制御用の定電流源回路24として利用することができる。この構成例では、放電時にダミー用のLED0(m-1)、LED1(m-1)、LED2(m-1)、……が発光するが、この部分の領域に遮光部材26を被せることで、非表示領域とすることができます。

【0036】

図5および図6に本発明の別の実施例による誤点灯キャンセル回路を示す。図5に示すように、この誤点灯キャンセル回路30は、ダミーダイオードを使用せず、その代わり走査電極ドライバ14(図1)と各コモンラインCL0, CL1, CL2, CL3との間にバッファ回路B0, B1, B2, B3を設け、各バッファ回路Biの正極性電圧端子をコモンライン駆動用の電源電圧VBBに接続し、各バッファ回路Biの負極性電圧端子をグランド電位よりも所定値だけ高い正極性電圧Vsを与える直流電源32に接続している。

【0037】

図6に示すように、各バッファ回路Biは縦続接続された2段のCMOSインバータ[P1, N1], [P2, N2]からなる。当該コモンラインCLiが選択されている期間(水平期間)中は、走査電極ドライバ14からの制御信号SKiがHレベルで、PMOSトランジスタP1=オフ, NMOSトランジスタN1=オン, PMOSトランジスタP2=オン, NMOSトランジスタN2=オフとなり、電源電圧VBBの端子がP2を介してコモンラインCLiに電気的に接続される。

【0038】

当該コモンラインCLiが選択されていない間は、制御信号SKiがLレベルに維持され、P1=オン, N1=オフ, P2=オフ, N2=オンで、電源32の正極性

端子 (Vs) がN2を介してコモンラインCLiに電気的に接続される。ここで、電源32の電圧Vsは電源電圧VBBよりも格段に低いレベルに設定されるため、コモンラインCLi上に存在する余分な正電荷がN2を介して電源32に引き込まれる。もっとも、電源32の電圧Vsが低すぎると、表示パネル10内の各LEDに過大な逆電圧をかけ、ブレークダウンさせるおそれがある。このため、電源32の電圧Vsを適度なレベルに設定する必要がある。

【0039】

上記した実施例では、表示パネル10内の表示素子として発光ダイオード(LED)を使用し、走査駆動用のコモンラインCLをLEDのアノードに接続し、信号駆動用の信号ラインRLをLEDのカソードに接続する構成とした。しかし、コモンラインCLおよび信号ラインRL上の駆動電圧の極性を逆にし、両ラインCL, RLに対するLEDの電極(極性)を逆向きにする構成としても同様の作用効果が得られる。

【0040】

上記実施例では、各表示素子の表示階調を各対応する信号に応じた駆動時間(パルス幅)で制御した。しかし、他の表示階調制御方式も可能であり、たとえば各表示素子に与える電圧または電流等の大きさを可変制御することによって表示階調を得ることも可能である。

【0041】

また、LED以外の他の表示素子も使用可能である。原理的には、非表示期間中は等価的にコンデンサとして動作する容量性の表示素子であって、非表示期間中の蓄積電荷を放電するのが望ましい(あるいは放電しても構わない)ものであれば、任意の表示素子に本発明は適用できる。また、本発明における表示素子は、上記実施例のLEDのように自ら光を発生する発光性の素子に限るものではなく、駆動時に透過体となってバックライトを通すような透過性の表示素子でも可能である。

【0042】

【発明の効果】

以上説明したように、本発明のドットマトリクス表示装置によれば、ダイナミ

ック駆動方式の走査において非選択中の走査電極に接続されている表示素子の誤表示を効果的に防止し、表示品質を向上させることができる。

【図面の簡単な説明】

【図1】

本発明の一実施例によるダイナミック駆動方式のドットマトリクスディスプレイの構成を示すブロック図である。

【図2】

実施例のディスプレイにおける要部の構成を示す回路図である。

【図3】

実施例のディスプレイにおける主要な信号のタイミングを示す。

【図4】

実施例の一変形例による誤点灯キャンセル回路の構成を示す回路図である。

【図5】

別の実施例のディスプレイにおける要部の構成を示す回路図である。

【図6】

図5の実施例で用いるバッファ回路の構成を示す回路図である。

【図7】

ドットマトリクスディスプレイの基本構成を示す回路図である。

【図8】

従来技術の問題点を説明するためのモデルの回路図である。

【符号の説明】

- 1 0 ドットマトリクス表示パネル
- 1 2 コントローラ
- 1 4 走査電極ドライバ
- 1 6 信号電極ドライバ
- 1 8 画像信号処理回路
- 2 0 誤点灯キャンセル回路
- 2 2 スイッチ
- 2 4 定電流源回路

MD0, MD1, …… ダミーダイオード

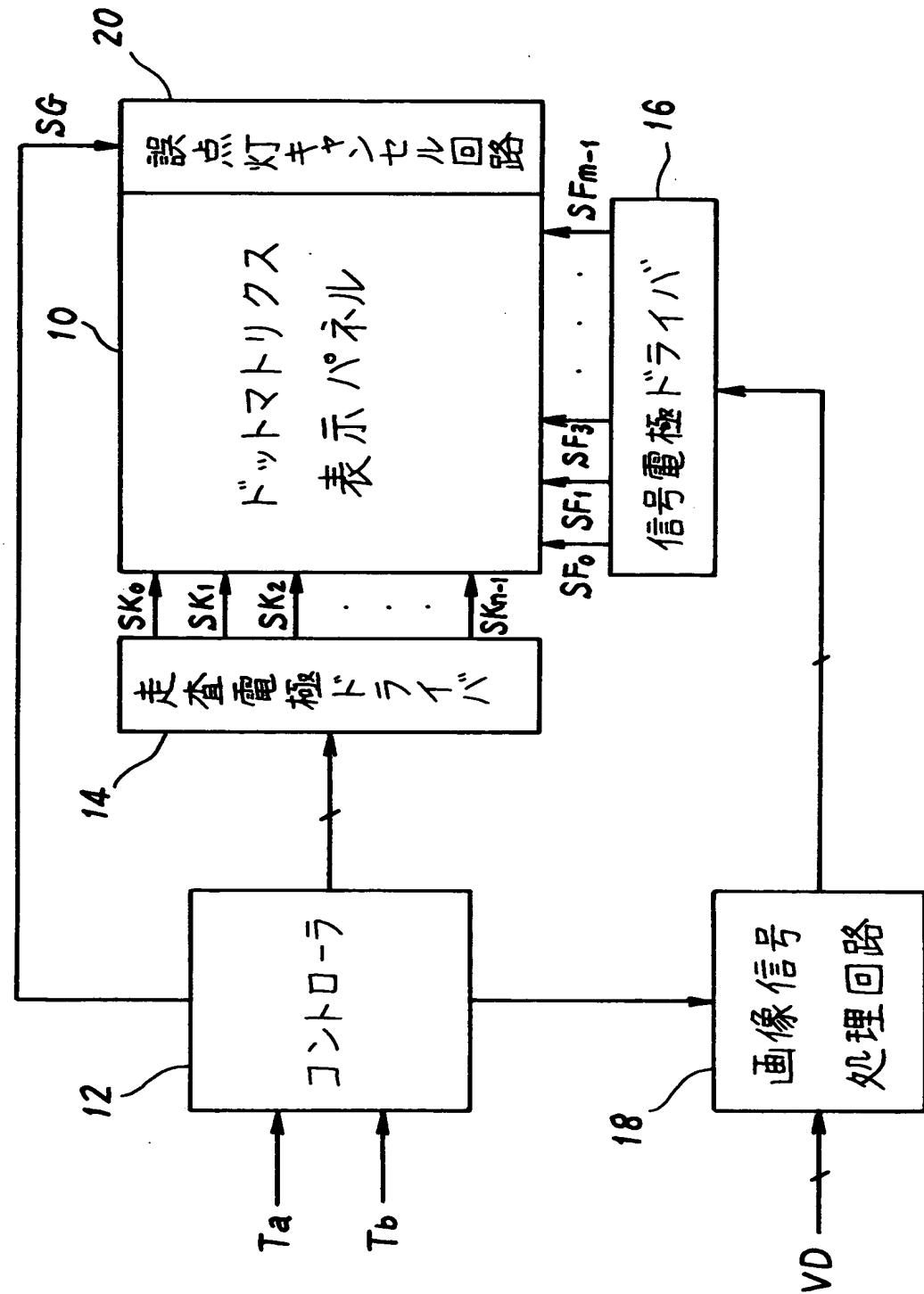
30 誤点灯キャンセル回路

32 直流電源

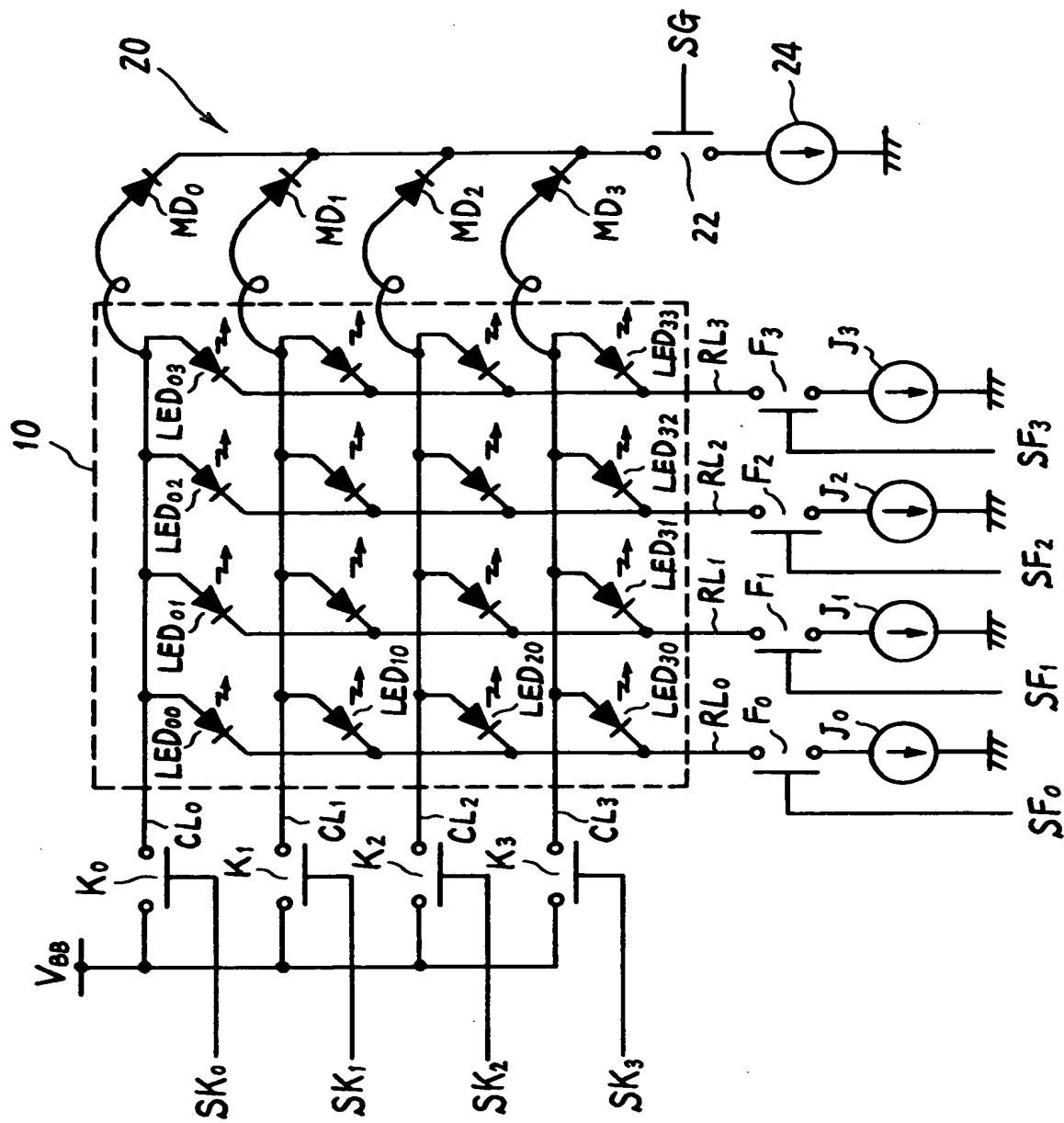
B1, B2, …… バッファ回路

【書類名】 図面

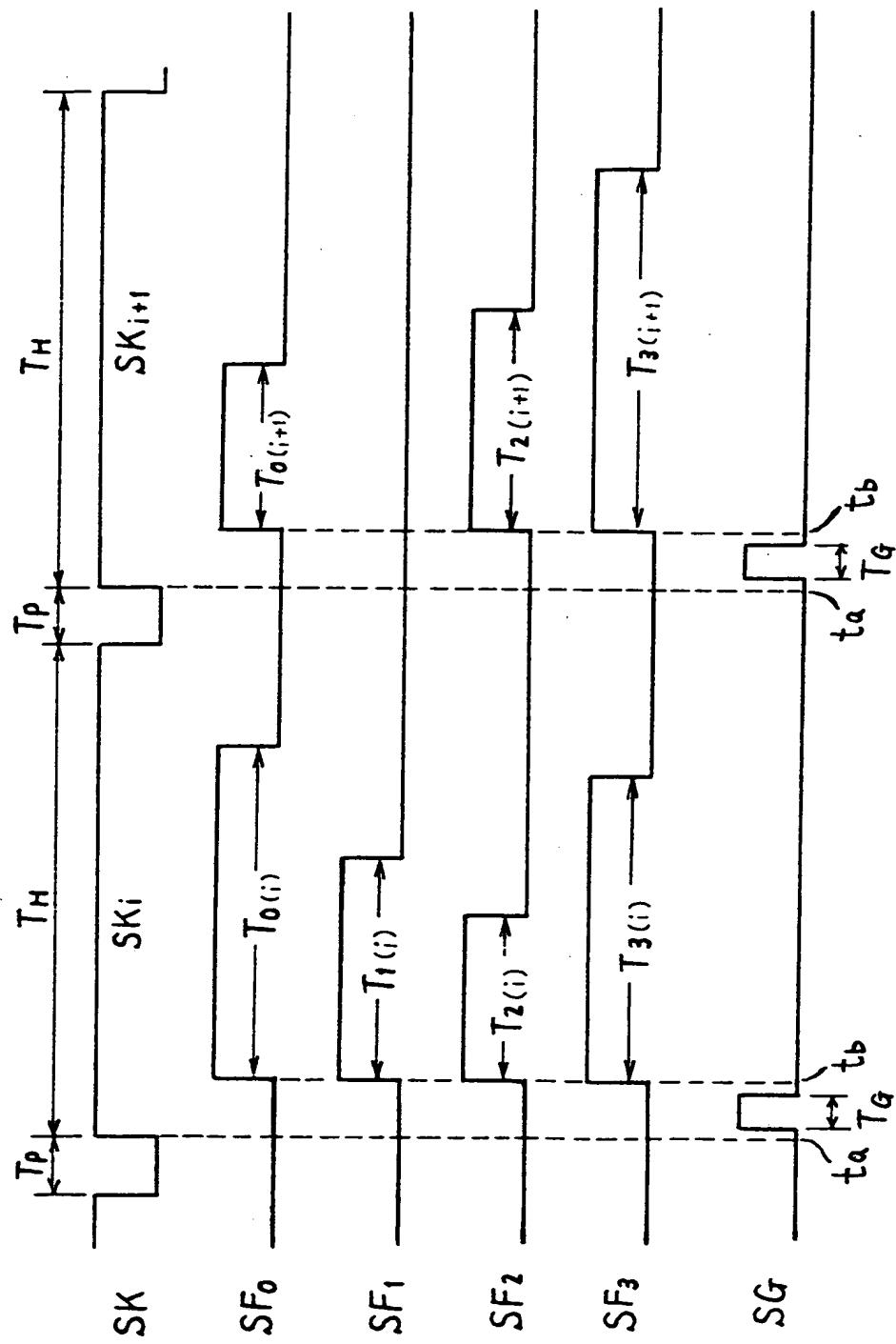
【図1】



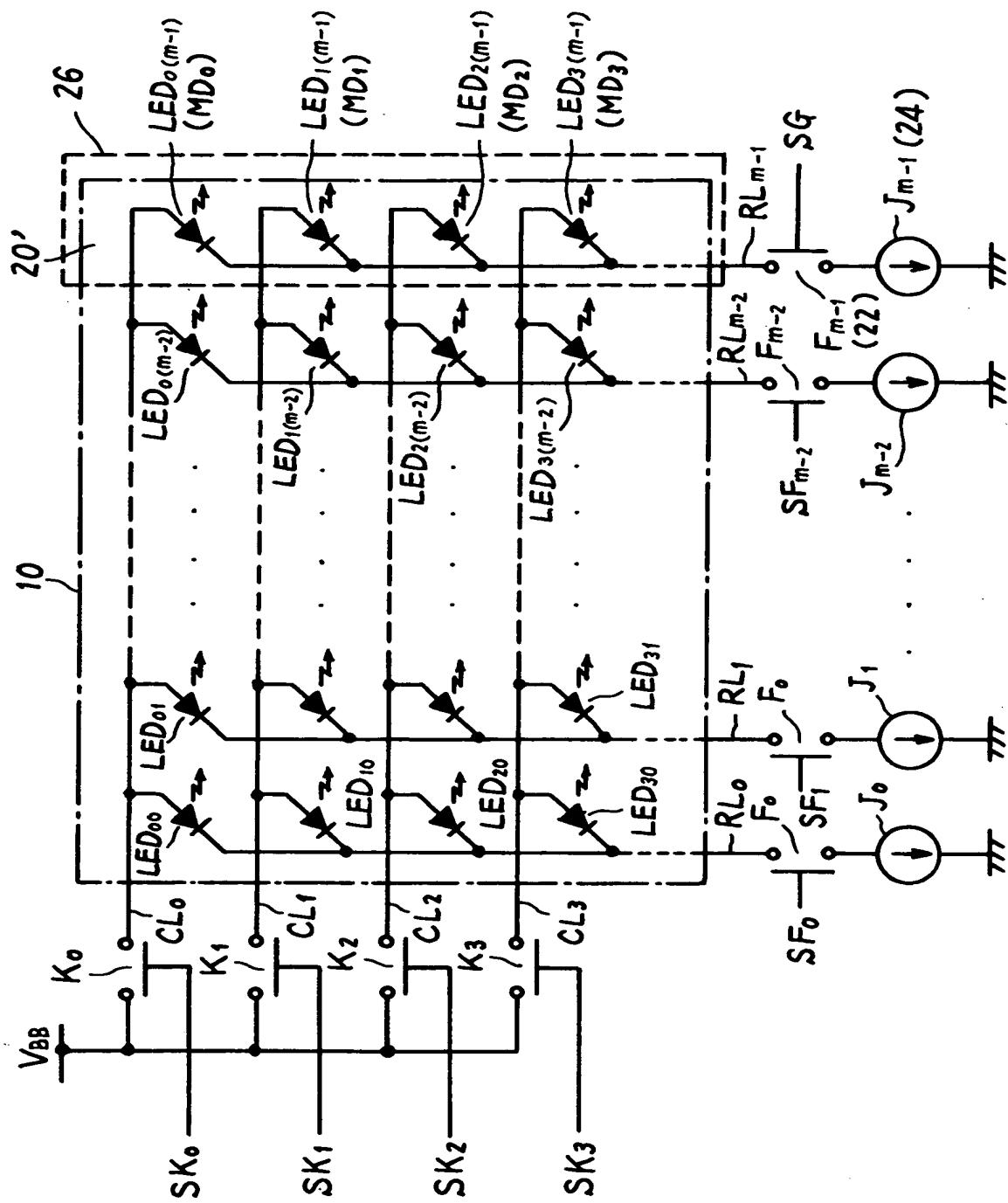
【図2】



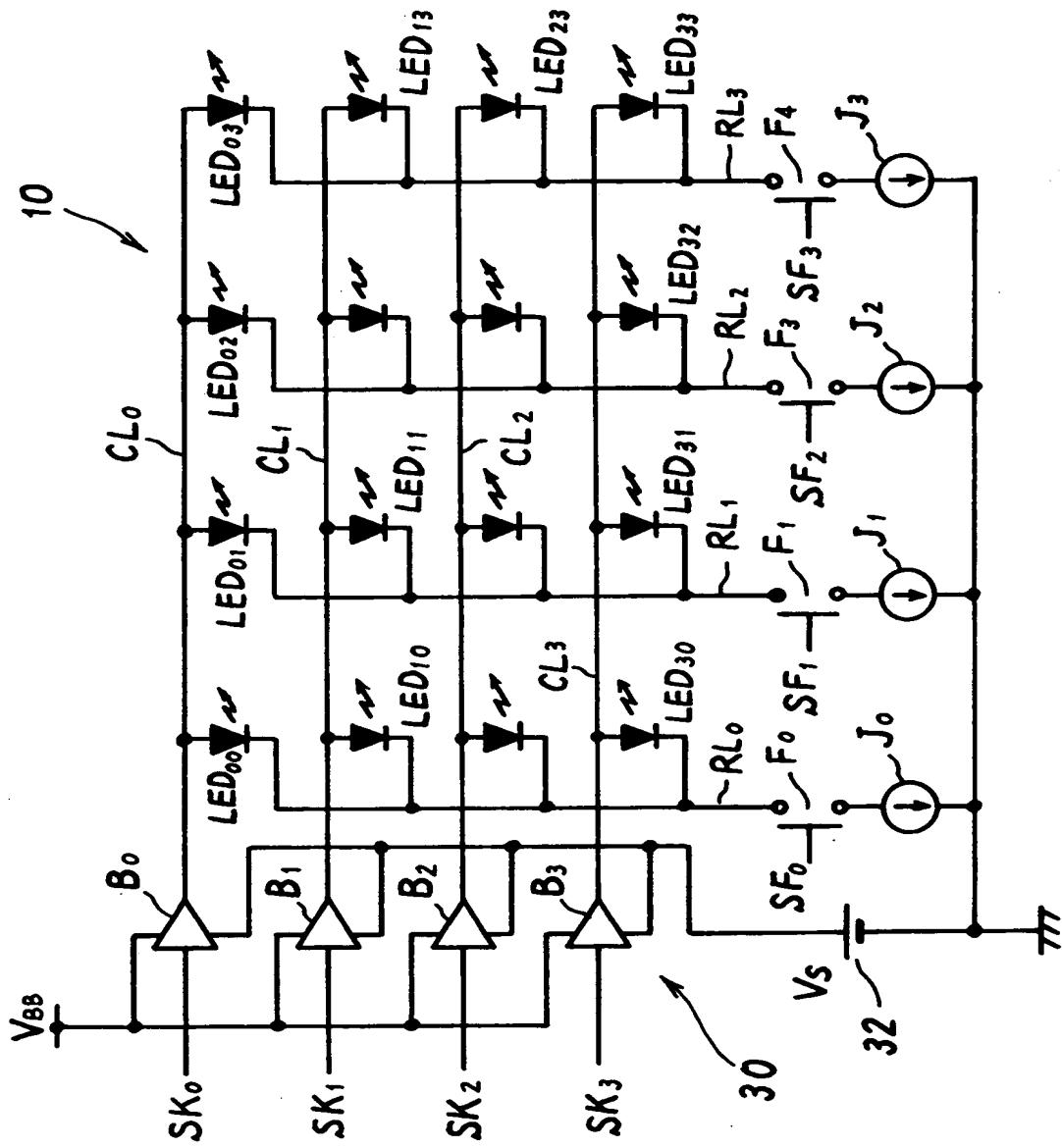
【図3】



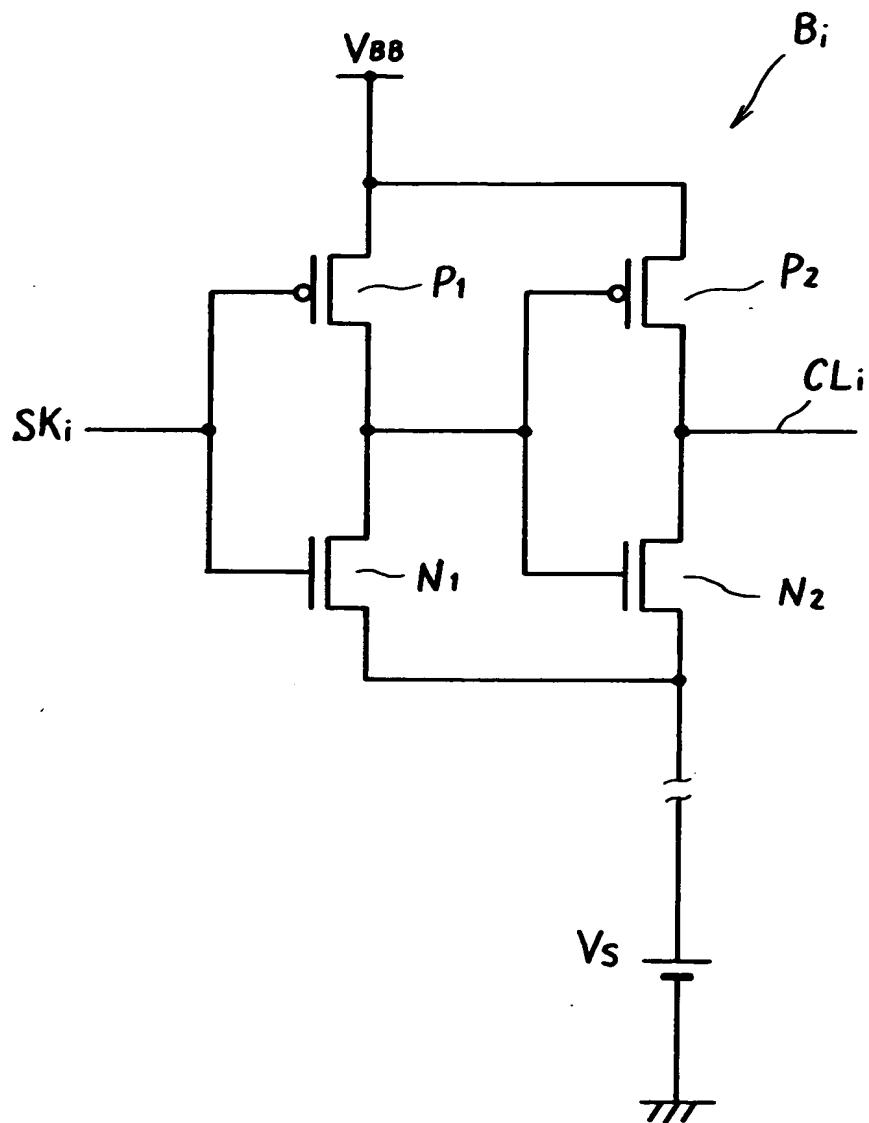
[図4]



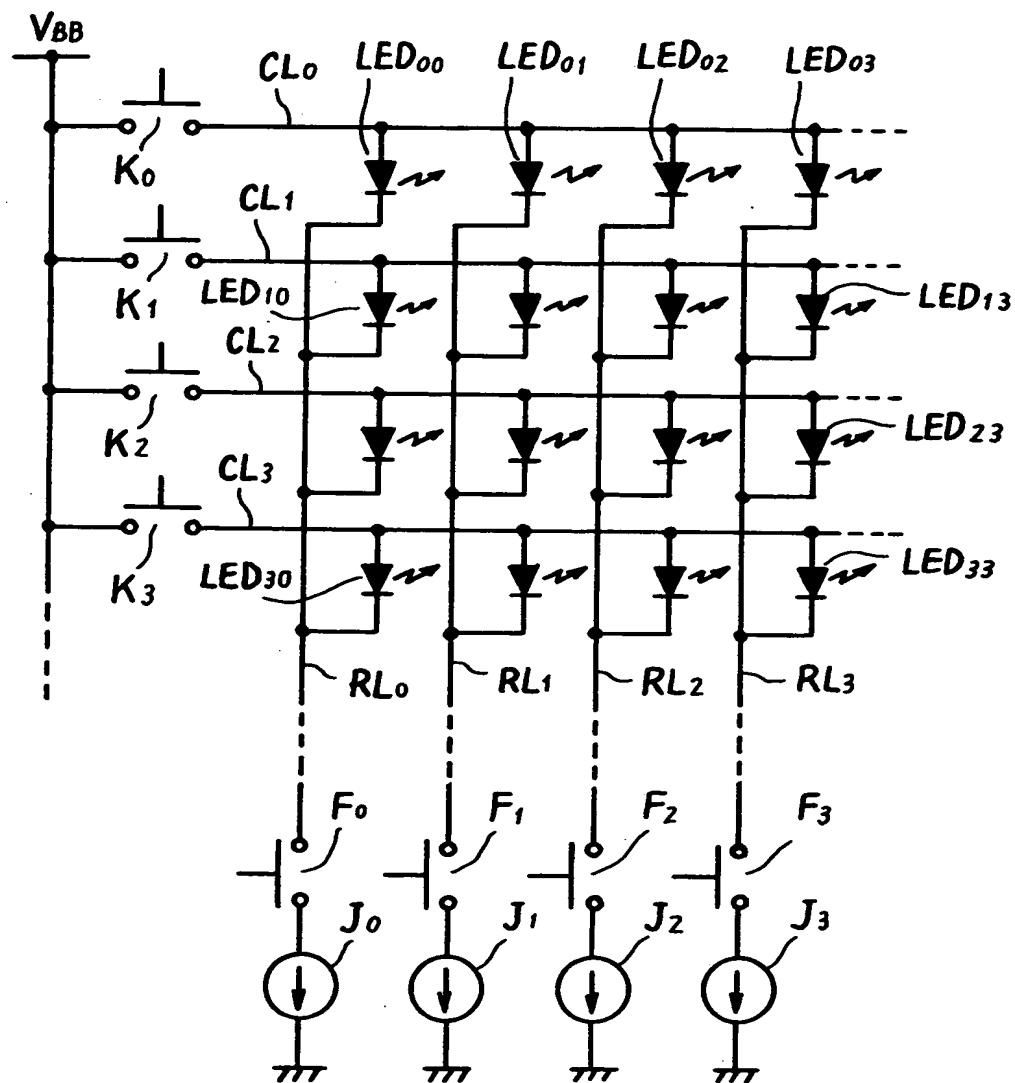
【図5】



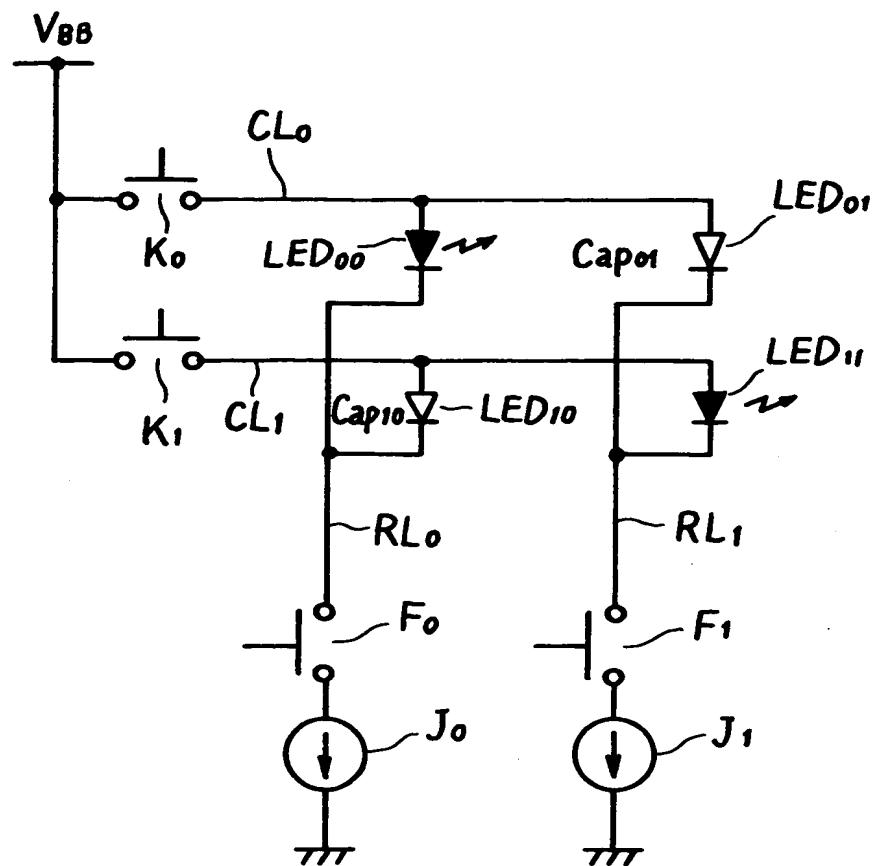
【図6】



【図7】



【図 8】



【書類名】 要約書

【課題】 ダイナミック駆動方式の走査において非選択中の走査電極に接続されている表示素子の誤表示を効果的に防止して表示品質を向上させること。

【解決手段】 誤点灯キャンセル回路20は、コモンラインCLの本数に等しい個数（または組）の誤点灯防止用のダミーダイオードMDを有し、適当な配線により各ダミーダイオードMD0, MD1, MD2, MD3のアノードを各対応するコモンラインCL0, CL1, CL2, CL3に電気的に接続するとともに、各ダミーダイオードMD0, MD1, MD2, MD3のカソードを共通のスイッチ22および定電流源回路（能動負荷）24を介して基準電位たとえばグランド電位の端子に電気的に接続している。制御信号SGは、各水平走査期間の走査駆動期間中の所定時間だけアクティブ状態（Hレベル）となって、スイッチ22をオン状態にする。この所定時間中に、各コモンラインCL0, CL1, CL2, CL3上に存在している正電荷が各ダミーダイオードMD0, MD1, MD2, MD3、オン状態のスイッチ22および定電流源回路24を介してグランド側に定電流で放電される。

【選択図】 図2

認定・付加情報

特許出願の番号	平成11年 特許願 第289207号
受付番号	59900994000
書類名	特許願
担当官	木村 勝美 8848
作成日	平成11年10月14日

<認定情報・付加情報>

【提出日】	平成11年10月12日
【特許出願人】	
【識別番号】	390020248
【住所又は居所】	東京都新宿区西新宿6丁目24番1号 西新宿三井ビル
【氏名又は名称】	日本テキサス・インスツルメンツ株式会社
【代理人】	申請人
【識別番号】	100086564
【住所又は居所】	東京都千代田区神田駿河台2-11-16 駿河台さいかち坂ビル302号 佐々木国際特許事務所
【氏名又は名称】	佐々木 聖孝

次頁無

出願人履歴情報

識別番号 [390020248]

1. 変更年月日 1999年 5月27日

[変更理由] 住所変更

住 所 東京都新宿区西新宿6丁目24番1号 西新宿三井ビル
氏 名 日本テキサス・インスツルメンツ株式会社

2. 変更年月日 1999年11月19日

[変更理由] 住所変更

住 所 東京都新宿区西新宿六丁目24番1号
氏 名 日本テキサス・インスツルメンツ株式会社